

개미 집단 시스템을 이용한 진화 하드웨어

황금성⁰ 조성배
연세대학교 컴퓨터과학과
{yellowg⁰, sbcho}@cs.yonsei.ac.kr

Evolvable Hardware Using Ant Colony System

Keum-Sung Hwang⁰, Sung-Bae Cho
Dept. of Computer Science, Yonsei University

요약

진화 하드웨어(Evolvable Hardware)는 환경 적응력이 강하고 최적의 상태를 유연하게 유지하는 하드웨어 설계 기법이나 회로가 복잡해질수록 진화가 어려워지는 문제로 인해 활용이 늦어지고 있다. 본 논문에서는 이를 해결하기 위한 많은 연구 중 회로 진화 과정 분석을 위한 방법으로 개미집단 시스템을 제안한다. 경로 최적화 알고리즘인 개미집단 시스템을 적절히 변형하여 진화 하드웨어에 적용시키는 방법을 제안하고 이를 실험으로 확인하였으며, 실험 결과 하드웨어의 진화 과정을 관찰할 수 있었고, 목표 하드웨어의 해공간 특성이 페로몬으로 분포하고 있음도 관찰할 수 있었다.

1. 서론

1990년대 FPGA(Field Programmable Gate Array)라는 프로그래밍 가능한 하드웨어가 개발된 이래로 진화 하드웨어(Evolvable Hardware) 분야는 많은 관심을 모아왔다. 이는 변형 가능한 하드웨어에 진화 알고리즘을 적용하여, 필요에 따라 하드웨어 구성을 스스로 최적화할 수 있기 때문에, 환경에 따라 실시간으로 진화하는 우수한 환경 적응성을 가진다 [1].

진화 하드웨어의 실용화를 위해 다양한 회로 설계 방법이 제시되었다[2]. 그러나 진화되는 하드웨어 크기의 한계가 문제점으로 부각되었다. 회로가 복잡해질수록 탐색체가 길어지고 진화 시간이 늘어나서 회로 설계가 쉽지 않았기 때문이다. 이런 문제들을 해결하기 위해, 높은 기능을 진화의 단위로 사용하는 기능 수준(function level) 진화 하드웨어[3], 회로를 모듈로 분할하여 진화한 뒤 결합하는 모듈진화 기법[4] 등의 많은 연구가 진행되고 있는 실정이다.

본 논문에서는 이러한 연구에 앞서 하드웨어 진화 과정을 관찰하고 분석할 수 있는 방법으로 개미집단 시스템의 이용 방법을 제안한다. 하드웨어의 진화 과정을 제대로 알고 분석할 경우 좀더 효율적인 진화 방법을 발견할 수 있는데, 진화 알고리즘의 경우 탐색체 집단의 유전자 탐색에 의한 진화가 이뤄지기 때문에, 그 진화 과정의 추적이 어렵다. 그러나 먹이를 찾는 개미처럼 해 근처에 자연스럽게 모여드는 개미 집단 시스템을 이용하면, 개미가 남긴 페로몬 경로를 통해 하드웨어 진화 과정을 쉽게 관찰할 수 있다. 또한 탐색에 의해 얻어진 페로몬 정보는 좀더 복잡한 유사 하드웨어에 대한 안내 지도 역할도 가능하다. 본 논문에서는 이러한 가능성에 대해 직접 실험·평가해본다.

2. 배경

2.1. 개미 집단 시스템

개미집단 시스템은 먹이를 찾아 이동하는 개미의 행동을 모방한 에이전트를 이용하여 가장 최적인 경로를 탐색하는 경로 최적화 방법이다[5]. 개미들은 먹이를 찾기 위해서 흩어

져서 탐색을 하는데 이때 이동하면서 페로몬을 뿌린다. 그림 1을 보면 처음 먹이가 발견되지 않은 시점에는 다양한 방향으로 탐색하다가, 먹이를 발견한 뒤 개미가 왕복하게 되면 페로몬이 쌓이고, 그 경로로 개미가 더 끌리는 것을 볼 수 있다. 가까운 경로일수록 더 많은 개미가 더 빨리 왕복하기 때문에 페로몬이 쌓이면서 자연스럽게 선택이 된다.

이런 개미 집단 시스템은 복잡한 알고리즘 없이 단순한 개미의 특성만으로도 최적의 경로를 찾을 수 있기 때문에 순회 외판원 문제(traveling salesman problem, TSP)와 같은 경로 문제에서 많이 쓰인다. 또한 가장 가까운 해가 발견되기 전에도 이를 대체할만한 좋은 경로를 빠르게 찾아낸다는 점과 개미의 특성에 인위적인 특성을 추가하여 좀더 빠른 진화를 유도할 수 있다는 점 등의 장점이 있다.

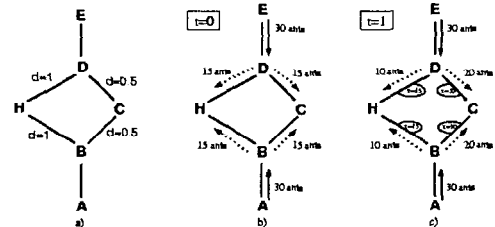


그림 1. 단계별 개미 이동의 예. A가 출발점, E가 해일 때 가까운 경로인 ACE로 개미가 몰리는 현상을 볼 수 있다.

2.2. 진화 하드웨어

진화 하드웨어는 재구성 가능한 디지털 장치에 진화 연산 방법을 이용하여 환경에 맞는 목표 기능을 실시간으로 얻는 기술이다[6]. 일반적으로 그림 2와 같은 하드웨어 구조들을 가지고 있으며, 하드웨어 구조를 결정짓는 비트의 설정에 따라 여러 가지 기능으로 변화될 수 있다. 그림 2에서, 왼쪽은 퓨즈 비트와 OLMC 기능의 조합을 이용한 진화 하드웨어이고, 오른쪽은 각 셀의 기능과 상호 연결을 통해 기능이 결정되는 하드웨어 구조이다[4][7].

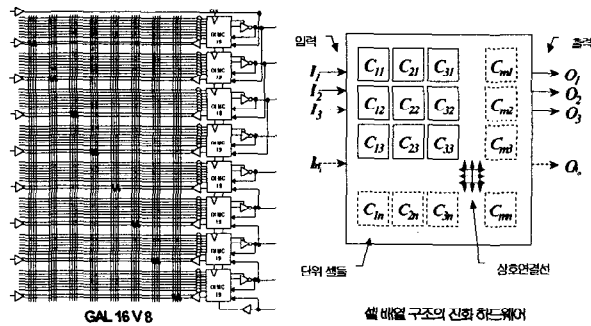


그림 2. 진화 하드웨어의 예

하드웨어 진화 과정은 그림 3과 같이 진화 알고리즘에 하드웨어를 통한 직접적인 적합도 평가 과정이 더해진 형태이다. 이때 하드웨어의 성능은 입출력 패턴의 비교를 통해 평가된다.

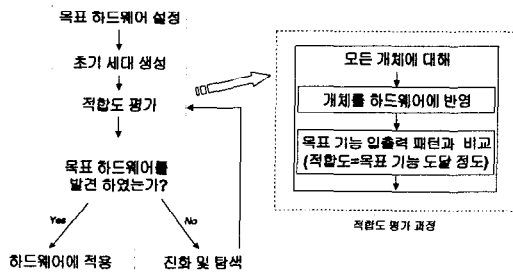


그림 3. 진화 하드웨어의 진행 과정

2.3. 관련 연구

Carlos A. Coello Coello는 이미 Ant System을 이용하여 디지털 회로를 설계한 바 있다[8]. 하지만 이 연구에서 개미 집단 시스템을 사용한 의도는 개미의 경로 최적화 기능을 이용해 기존 회로보다 더 적은 회로를 사용한 회로를 탐색하는 것이다. 따라서 경로 정보가 염색체와 같은 의미로 쓰였을 뿐 진화의 과정은 알 수 없다. 본 논문에서는 그 연구와는 달리 개미의 경로가 하드웨어의 진화 과정을 나타내도록 하고 페로몬 정보를 통한 하드웨어 분석 가능성에 중점을 둔다.

3. 개미 집단 시스템을 이용한 하드웨어 진화

본 절에서는 경로 최적화 알고리즘인 개미 집단 시스템을 이용하여 진화 하드웨어를 구현하는 방법을 소개한다.

3.1. 하드웨어의 경로 표현 방법

개미 집단 시스템을 이용하여 탐색이 가능한 것은 경로 정보이다. 따라서 찾고자 하는 해는 반드시 경로의 형태를 가지고 있어야 한다. 진화 하드웨어의 구조를 경로로 표현하는 가장 단순한 방법은 그림 4의 (a)와 같다. 그림 4(a)는 셀배열을 일정 순서로 연결하여, 각 셀의 기능과 입·출력 선택을 개미의 경로에 의해 선택하도록 한 구조이다. 이 경우 기존 진화 알고리즘의 염색체 구조와 유사하기 때문에 별다른 추가 이점이 없다. Coello는 이런 단순한 구조에 셀의 연결을 임의의 순서로 구성하도록 하여, 필요 없는 셀은 생략하는 최

적화가 가능한 방법을 사용하였다[8].

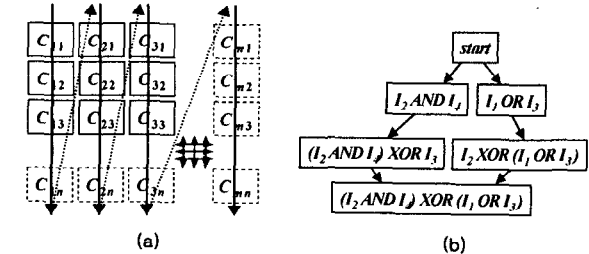


그림 4. 경로화된 하드웨어 구조. (a) 셀을 단순 연결한 구조. (b) 회로 구성 상태를 노드로 가지는 경로 구조

본 논문에서는 진화 과정을 경로로 기억하기 위해 그림 4의 (b)와 같은 경로 구조를 사용한다. 그림 4(b)의 경로는 회로 구조의 결합 상태가 하나의 노드를 나타낸다. 개미가 목표 하드웨어를 탐색하면서 거쳐 지나가는 회로 구조를 경로로 저장하는 구조이다. 이 경로는 그림 4(b)에서처럼 여러 방향으로 존재하기 때문에 개미 집단 시스템을 이용해 가장 짧은 경로를 찾는 것이 가능하다.

일반적으로 개미가 이동가능한 경로는 미리 알려져 있어야 한다. 그러나 그림 4(b)와 같은 구조의 경우 모든 하드웨어 구조에 의한 경로는 무한대에 가깝다. 따라서 본 연구에서는 경로를 탐색하면서 추가해가는 방식을 사용하였다. 각각의 개미는 경로 이동시 확률에 의해 지난 노드를 탐색할지, 새로운 노드를 탐색할지를 결정한다. 참고로 입력 3개와 2입력 게이트 4개를 이용한 경로의 경우 약 2.5×10^6 개의 노드를 가진다.

3.2. 개미 에이전트 연산

제안한 개미 에이전트의 탐색 과정은 그림 5와 같다.

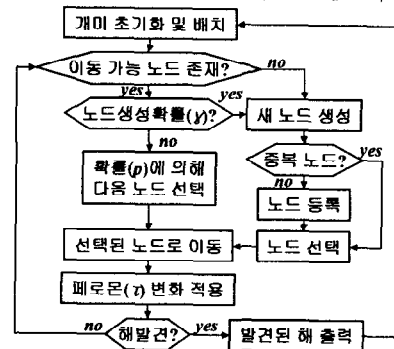


그림 5. 개미 에이전트의 하드웨어 탐색 과정

그림 5에서처럼 각 개미 에이전트는 현재까지 알고 있는 노드에 임의로 배치되어 탐색을 시작한다. 이때 노드를 추가하기 위해서 확률 v 로 새로운 노드의 탐색을 결정하며 세대 t 에 경로 ij 선택시 확률 $p_{ij}(t)$ 는 다음과 같다.

$$p_{ij}(t) = (\tau_{ij}(t))^\alpha + (\eta_{ij})^\beta$$

여기에서 α, β 는 가중치 상수이고, η_{ij} 는 경로 ij 의 가시거리를 의미한다. 개미 k 의 다음 노드 j 가 결정되면 중복 이동을 피하기 위해 노드 j 는 금지 경로 리스트로 저장되며, 페로몬 τ_{ij} 는 다음과 같이 갱신된다.

$$\Delta \tau_{ij}(t+1) = \rho \cdot \tau_{ij}(t) + \Delta \tau_{ij}$$

이때 i 는 현재 노드, ρ 는 페로몬 보존률($1-\rho$ 는 증발률), t 는 현재 세대를 나타낸다. 페로몬이 일정량 증발하고 새로운 페로몬이 추가되는 것이다. 추가되는 페로몬 $\Delta\tau$ 는 다음과 같이 계산된다.

$$\Delta\tau_{ij} = \frac{\eta_{ij}}{L_{ij}}$$

여기서 L_{ij} 는 경로 ij 의 거리를 나타낸다. 가시거리 η_{ij} 는 다음과 같이 계산된다.

$$\eta_{ij} = \begin{cases} f_j - f_i & \text{when } f_j - f_i > \Delta f_{\min} \\ \Delta f_{\min} & \text{otherwise} \end{cases}$$

이때 f_k 는 노드 k 의 회로 적합도를 의미하며, f_{\min} 은 최소 가시거리로 정의된 상수이다. 원래 가시거리는 경로의 전망을 나타내는 값이나 여기서는 회로의 우수성을 나타내기 위해 새롭게 설정하였다.

3.3. 염색체 표현

염색체는 표 1과 같이 입력을 숫자로, 기능을 문자로 표현하고 후위 연산자(postfix operator)로 나타내었다. 예를 들어 $((I_1+I_3)I_2)\oplus(I_3I_1)$ 를 염색체로 표현하면 "02B1A20AC"가 된다.

표 1. 하드웨어 상태 표현 염색체 표시문자

의미	표시	의미	표시
I_1	0	AND	A
I_2	1	OR	B
I_3	2	XOR	C

4. 실험 결과

실험 대상으로 사용한 회로는 2입력 AND, OR, XOR을 사용하여 하드웨어를 조합한 구조로서 Carlos A. Coello [8]에 의해 사용된 3입력 디지털 회로이다. 그 입출력 패턴은 표2와 같다.

표 2. 목표 하드웨어 입출력 패턴

단자	패턴	단자	패턴
I_1	00001111	I_3	01010101
I_2	00110011	Output	00010110

개미 집단 크기는 20으로 주었고 f_{\min} 을 1.0, α 를 1.0, β 를 3.0으로 주고, 목표 회로에 대한 실험 결과 표 3과 같은 결과를 얻을 수 있었다. 이때 염색체의 게이트 허용 한계는 5로 노드 제한은 2,000으로 두고 하였다.

표 3. 탐색에 성공한 경우의 예

발견 세대	43
사용된 게이트수	4개
탐색된 노드의 수	226
진화 과정	$((I_3+I_3)+I_1) \rightarrow (I_3\oplus I_2 \cdot (I_3+I_1))$ $\rightarrow (I_3 \cdot I_1)\oplus(I_2 \cdot (I_3+I_1))$
페로몬 값	(노드11~58=3.125), (노드58~225=5.0)

표 3에 나타난 결과는 발견 세대 43으로 빠른 수렴을 보이지만 전반적으로는 발견 세대의 기록이 컸으며, 약 20% 정도의 탐색 성공률을 보였다. 해를 발견한 10회의 경우에 대해 평균을 낸 결과, 발견 세대는 166.7, 탐색된 노드의 수는

741.3이 나왔는데, 목표 회로 자체는 그다지 복잡하지 않지만, 진화 경로가 복잡해서 탐색이 어려운 것 같다. 표3의 회로는 4 게이트를 사용하는 최적회로를 먼저 발견한 경우이다. 하지만 실험에서 90%정도는 5게이트 회로가 먼저 발견되어서 최적회로가 5게이트 회로에 비해 탐색이 어려울 수 있다.

개미 에이전트의 정보를 분석하면 표3에서와 같은 회로 진화 과정을 알 수 있는데, 이를 회로도로 나타내면 그림 6과 같다. 이미 탐색된 노드 중에서 임의로 배치되어 시작한 개미에 의해 발견된 해이기 때문에 2 게이트 회로에서 진화가 시작되고 있다.

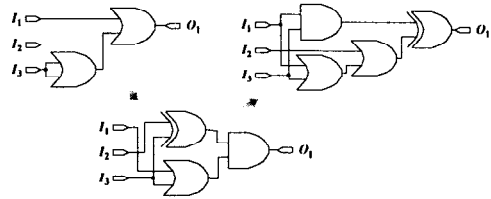


그림 6. 발견된 회로 구조의 진화 과정

5. 결론 및 토의

본 논문에서는 개미 집단 에이전트를 이용한 경로 최적화 방법이 진화 하드웨어 과정을 분석하는데 사용될 수 있음을 보이기 위해 실제로 실험한 결과를 나타내었다. 그리고 하드웨어 진화를 위한 표현 방법을 제시하고 실험한 결과 회로의 진화 과정과 페로몬 분포를 살펴볼 수 있었다. 하지만, 제안하는 방법의 탐색 복잡도가 높고 탐색 성공률이 낮아서, 페로몬 분포 재사용을 통한 회로 진화 가속 실험은 할 수 없었다. 단지 이 방법을 통해 경로 정보를 얻을 수 있고, 회로 진화 분석에 이용할 수 있다는 것만 확인하였다. 따라서 추후에는 복잡도가 적은 좀더 최적화된 경로 구조의 연구가 필요하다.

6. 참고문헌

- [1] T. Higuchi, et al., "Evolving hardware with genetic learning," *Proc. of Simulated Adaptive Behavior*, MIT Press, 1993.
- [2] X. Yao and T. Higuchi, "Promises and challenges of evolvable hardware," *IEEE Transactions on Systems, Man, and Cybernetics*, Part C, vol. 29, pp. 87-97, 1999.
- [3] W. Liu, et al., "ATM cell scheduling by function level evolvable hardware," *Proc. of Evolvable Systems: From Biology to Hardware*, pp. 180-192, 1996.
- [4] 황금성, 조성배, "모듈 회로 진화를 통한 효과적인 진화 하드웨어," 한국정보과학회 가을학술발표논문집(B), 28권, 2호, pp. 13-15, 2001.
- [5] M. Dorigo, et al., "Ant system: Optimization by a colony of cooperating agents," *IEEE Trans. on Systems, Man and Cybernetics*, Part B, vol. 26, pp. 29-41, 1996.
- [6] A. Thompson, *Hardware Evolution: Automatic Design of Electronic Circuits in Reconfigurable Hardware by Artificial Evolution*, Springer-Verlag, 1996.
- [7] 황금성, 조성배, "중분화클 이용된 다품종 하드웨어의 진화," 한국정보과학회 가을학술발표논문집(B), 28권, 1호, pp. 307-309, 2001.
- [8] Carlos A. Coello Coello, et al., "Ant colony system for the design of combinational logic circuits," *Proc. Evolvable Systems: From Biology to Hardware*, pp. 21-30, Springer-Verlag, 2000.